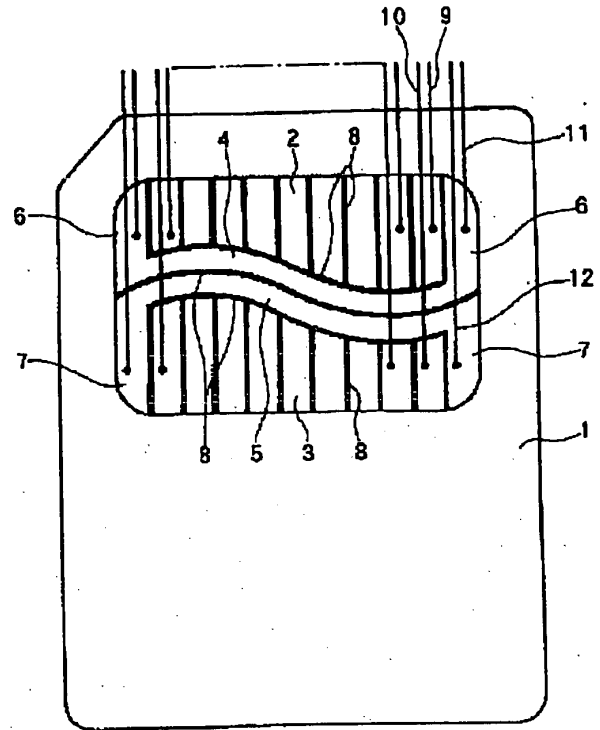


# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 10049644  
PUBLICATION DATE : 20-02-98  
  
APPLICATION DATE : 02-08-96  
APPLICATION NUMBER : 08204509  
  
APPLICANT : TOSHIBA CORP;  
  
INVENTOR : NISHIMURA TAKESHI;  
  
INT.CL. : G06K 19/077 G06F 3/00 G06K 17/00  
G06K 19/07 H01R 23/68  
  
TITLE : PROTECTING DEVICE IN IC MEMORY  
CARD



**ABSTRACT :** PROBLEM TO BE SOLVED: To protect an IC for memory built in a card at the time of inserting or pulling out the card, to surely prevent erroneous writing or erroneous erasion in the IC, and to exactly prevent an erroneous operation at the time of inserting and pulling out the card when an IC memory card is inserted into an electronic equipment, and the reception of information is operated.

**SOLUTION:** Plural pads 2 and 3 for signals are arranged in parallel in the front and back stages on the surface of an IC memory card 1, a power source line 4 and a ground line 5 are extended in parallel in the front and back stages between the column of the pads 2 for signals in the front stage and the column of the pads 3 for signals in the back stage, a pad 6 for a power source is provided at the end part of the power source line 4 in the front stage, and a pad 7 for a ground is provided at the end part of the ground line 5 in the back stage. Then, at the time of inserting a card, each pad 2 and 3 is connected through a contact with an electronic equipment. In a protecting device in the IC memory card 1, a sliding length S1 from the contact position of a contact 10 for signals in the back stage with the pad 3 for signals in the back stage to the front edge of the same pad and a sliding length S2 from the contact position of a contact 11 for the power source with the pad 6 for the power source to the front edge of the same pad are set so that a relation that S1-S2 can be obtained.

COPYRIGHT: (C)1998,JPO

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-49644

(43)公開日 平成10年(1998) 2月20日

(51)Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 K 19/077			G 0 6 K 19/00	L
G 0 6 F 3/00			G 0 6 F 3/00	B
G 0 6 K 17/00			G 0 6 K 17/00	C
				E
19/07		7815-5B	H 0 1 R 23/68	L
審査請求 有 請求項の数 3 O L (全 7 頁) 最終頁に続く				

(21)出願番号 特願平8-204509

(22)出願日 平成8年(1996) 8月2日

(71)出願人 000177690

山一電機株式会社

東京都大田区中馬込3丁目28番7号

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 伊東 利育

東京都大田区中馬込3丁目28番7号 山一

電機株式会社内

(74)代理人 弁理士 中畑 孝

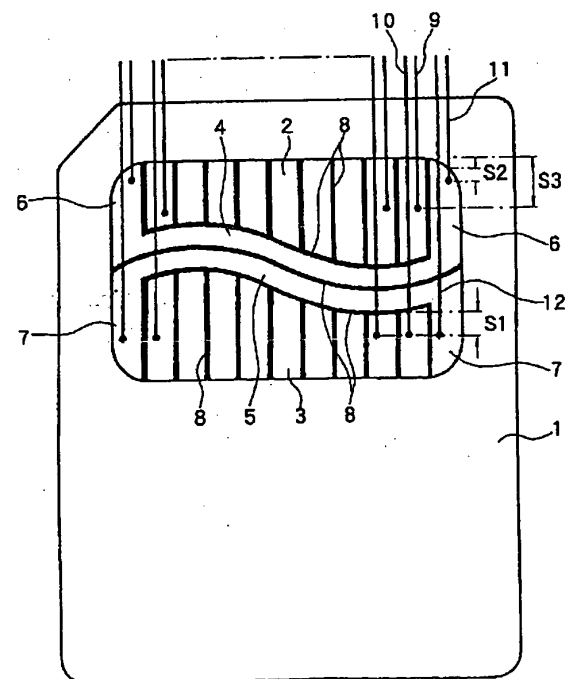
最終頁に続く

(54)【発明の名称】 ICメモリーカードにおける保護装置

(57)【要約】

【課題】ICメモリーカードを電子機器内に挿入し、情報の授受を行なう場合における、カードを挿抜する際のカード内蔵のメモリー用ICの保護、該ICへの誤書き込み又は誤消去を確実に防止し、又カード挿抜時における誤動作を的確に防止する。

【解決手段】ICメモリーカード1は表面に多数の信号用パッド2、3が前後段に並列して配置され、前段信号用パッド2の列と後段信号用パッド3の列間に電源ライン4と接地ライン5とが前後段に並行に延在し、前段電源ライン4の端部に電源用パッド6が、後段接地ラインの端部に接地用パッド7が夫々設けられ、カード挿入時に各パッドをコンタクトを介して電子機器へ接続するようにしている。上記ICメモリーカード1における保護装置として、上記後段信号用パッド3に対する後段信号用コンタクト10の接触位置から同パッド前端縁までの摺動寸法S1と上記電源用パッド6に対する電源用コンタクト11の接触位置から同パッド前端縁までの摺動寸法S2とをS1>S2の関係となるように設定した。



**【特許請求の範囲】**

【請求項1】 ICメモリーカードの表面に多数の信号用パッドが前後段に並列して配置され、前段信号用パッドの列と後段信号用パッドの列間に電源ラインと接地ラインとが前後段に並行に延在し、前段電源ラインの端部に電源用パッドが、後段接地ラインの端部に接地用パッドが夫々設けられ、カード挿入時に各パッドをコンタクトを介して電子機器へ接続するようにしたICメモリーカードにおいて、上記後段信号用パッドに対する後段信号用コンタクトの接触位置から同パッド前端縁までの摺動寸法S1と上記電源用パッドに対する電源用コンタクトの接触位置から同パッド前端縁までの摺動寸法S2とを $S1 > S2$ の関係となるように設定したことを特徴とするICメモリーカードにおける保護装置。

【請求項2】 上記摺動寸法S2と上記前段信号用パッドに対する前段信号用コンタクトの接触位置から同パッド前端縁までの摺動寸法S3とを $S2 < S3$ の関係となるように設定したことを特徴とする請求項1記載のICメモリーカードにおける保護装置。

【請求項3】 ICメモリーカードの表面に多数の信号用パッドが前後段に並列して配置され、前段信号用パッドの列と後段信号用パッドの列間に電源ラインと接地ラインとが前後段に並行に延在し、前段電源ラインの端部に電源用パッドが、後段接地ラインの端部に接地用パッドが夫々設けられ、カード挿入時に各パッドをコンタクトを介して電子機器へ接続するようにしたICメモリーカードにおいて、上記後段信号用パッドに対する後段信号用コンタクトの接触位置から同パッド前端縁までの摺動寸法S1と上記電源用パッドに対する電源用コンタクトの接触位置から同パッド前端縁までの摺動寸法S2とを $S1 > S2$ の関係となるように設定し、更に上記カードの挿抜と連動して開又は閉状態となるメモリー保存用スイッチを設け、該メモリー保存用スイッチを上記電源用パッドと電源用コンタクトの接触解除より先行して開又は閉となる関係に配置し、該メモリー保存用スイッチの開又は閉の信号をトリガーとしてカードが挿入された電子機器内の情報処理回路がカードに書き込みされたメモリー情報の保存動作を実行する構成としたことを特徴とするICメモリーカードにおける保護装置。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】 この発明はメモリー用ICを内蔵するカードを電子機器から挿抜する際におけるカード内IC又は機器内ICの保護と、カードに書き込まれたメモリー情報の保護を図る装置に関する。

**【0002】**

【従来の技術】 近年市場に展開されている図1に示すICメモリーカード1は表面に多数の信号用パッド2、3が前後段に並列して配置されており、更に前段信号用パッド2の列と後段信号用パッド3の列間に電源ライン4

と接地ライン5とが前後段に並列に延在し、この前段電源ライン4の両端に電源用パッド6を設け、この電源用パッド6を上記前段信号用パッド2の左右列端に配すると共に、上記接地ライン5の両端に接地用パッド7を設け、この接地用パッド7を上記後段信号用パッド3の左右列端に配している。

【0003】 上記各パッド2、3、6、7と各ライン4、5はメモリー用ICとの関係から相互に非常に接近して配され細い絶縁ライン8を介し隔絶されている。そしてカードの挿入時に各パッド2、3、6、7の表面にカード挿抜方向に延在するバネ性を有する前段信号用コンタクト9と後段信号用コンタクト10と電源用コンタクト11と接地用コンタクト12が弾力的に加圧接触を開始し、この加圧接触後カードが更に若干量挿入されて各パッドがコンタクトの上記加圧接触を保ちつつ若干量摺動し電子機器内情報処理回路と電源回路と接地回路に接続されるようになっている。

【0004】 同様にカード1の抜去時においても、各パッドは上記各コンタクト9乃至12との加圧接触を保ちながら上記カード挿入時とは逆方向に摺動し、パッド及びカードから離間する。

**【0005】**

【発明が解決しようとする課題】 而して、図2に示すように上記パッド配置のメモリーカードにおいては、カード1の例えば抜去時に後段信号用コンタクト10が後段信号用パッド3の表面を相対的に摺動する過程で、電源用パッド6に電源用コンタクト11がまだ接している状態で、前段又は後段信号用パッド2、3から各信号用コンタクト9又は10が外れるから、ICメモリーカード1内のIC或いは電子機器内ICの破損と、カード内メモリー用ICにおける誤書き込みや誤消去の誤動作が生ずる可能性がある。即ち、電源が供給されている状態で、メモリーの制御信号ピンの入力レベルが不定となるので、バスライン上でのデータの衝突や、ノイズによって所望でないコマンドが取り込まれる等の原因により誤書き込みや誤消去の誤動作が生ずる可能性がある。

【0006】 更に、ICメモリーカードを挿入して使用している時に、誤って抜去してしまった場合、カード内ICに書き込みされたメモリー情報も消去してしまう問題を生ずる。

【0007】 本発明は上記ICメモリーカードにおける上記問題を有効に解消し、同カードを適切に使用できるようにしたものである。

**【0008】**

【課題を解決するための手段】 本発明は上記目的を達成する手段として、上記した構造のメモリーカードにおいて、上記後段信号用パッドに対する後段信号用コンタクトの接触位置から同パッド前端までの摺動寸法S1と上記電源用パッドに対する電源用コンタクトの接触位置から同パッド前端までの摺動寸法S2とを $S1 > S2$ の関

係となるように設定し、カード挿抜時に上記IC破壊と誤動作を生ずる問題を有効に防止する構成としたものである。

【0009】同様に、上記摺動寸法S2と上記前段信号用パッドに対する前段信号用コンタクトの接触位置から同パッド前端までの摺動寸法S3とを $S2 < S3$ の関係となるよう設定し、前段信号用コンタクトが電源用コンタクトより遅れて開となることにより、上記電子機器内情報処理回路の誤動作を適切に防止するようにしたものである。

【0010】更に本発明は上記カードの挿抜と連動して開又は閉状態となるメモリー保存用スイッチを設け、該メモリー保存用スイッチを上記電源用パッドと電源用コンタクトの接触解除より先行して開又は閉となる関係に配置し、該メモリー保存用スイッチの開又は閉の信号をトリガーとして電子機器内の情報処理回路がカードに書き込みされたメモリー情報の保存動作を実行する構成として、不要なカード抜去に伴なうカード内メモリー情報の消去を適切に防止するようにしたものである。

【0011】

【発明の実施の形態】ICメモリーカードは図3に示す通り、図1において説明したと同様のカード1内にメモリー用ICを内蔵し、該ICの外部接点としてカード1の表面に図1に基づいて説明した配置の前後信号用パッド2と後段信号用パッド3と電源ライン4と接地ライン5と電源用パッド6と接地用パッド7とを有し、各パッド間と各ライン間、並びに前後信号用パッド2、3と各ライン間は細い絶縁ライン8によって隔絶されている。

【0012】上記ICメモリーカード1は図7に示すように電子機器の受口内に直に挿入されて、機器内に設けられた前記各パッドに対応する前段信号用コンタクト9と後段信号用コンタクト10と電源用コンタクト11と接地用コンタクト12を介して電子機器内情報処理回路に接続されるか、又はカード挿入用受口を持った図8に示す如き専用の薄平形ケース（カードコネクタ19）内に挿入されて該ケース内に設けられた各コンタクト9乃至12と接触し、このケースを電子機器の受口に挿入することによって上記コンタクト9乃至12を機器内コネクタに接続し、同機器内情報処理回路と接続される。

【0013】即ち、何れの場合も、カードを電子機器に挿入した時に上記各パッド2、3、6、7に前記各コンタクト9乃至12を加圧接触させることにより、カード内蔵のメモリー用ICをこれら電子機器内情報処理回路に接続し、カード内メモリー用ICが保有する情報を電子機器内情報処理回路に与え、又は電子機器内情報処理回路が保有する情報をカード内蔵のメモリー用ICに記録する方法が行なわれている。

【0014】コンタクト9乃至12は金属板から打抜き曲げ加工された導電条片から成り、その一端側に弾性条

片を有し、該弾性条片の自由端に上記カード1のパッド2、3、6、7へ弾接する接触突部13を有し、更に他端側に情報処理回路の一部又は全部を形成する配線基板とハンダ付け等にて接続される端子片を有する。該コンタクト9乃至12を上記カード1の往復動方向に延在し且つ該往復動方向と直交する方向に多数並設する。

【0015】上記カード1は図7A、B、Cに示すように電子機器内の受口へ挿入すると、該受口に設けられたコンタクト9、10、11、12の接触突部13がカード前縁からパッドに至るカード表面を摺動しつつ挿入端において該パッド2、3、6、7と加圧接触する。

【0016】又図8に示す如きコンタクトの開閉を制御するスライダ18を用いる場合について説明すると、上記スライダ18はそのコンタクトと対向する裏面側に往復動方向に延在し且つ往復動方向と直交する方向に多数並設されたコンタクトガイド溝14を有し、該コンタクトガイド溝14内に上記接触突部13を受け入れて位置を規制しつつ往復動し、往動の終端付近に設けた上記貫通孔15において、接触突部13を解放しコンタクトの弾性条片の復元力にて上記カード1の各パッドへ弾接せしめる。

【0017】上記スライダ18はカード1を受け入れて位置規制するカードトレイとして兼用され、カード1の側縁を規制する協定規16とカード1の前端が当接する前当て17を有し、該協定規16と前当て17にて面成されたスペース内にカード1を挿入し、カード前縁を上記前当て17に当接してカード挿入に追従するスライダ18の往動を得るようにし、又逆にスライダ18の復動によってカード1の抜去を行なうようにしている。

【0018】上記スライダ18の復動はバネ手段にて行なうか、又はイジェクト操作機構にて復動し上記カード抜去と接触解除とを行なうようにする。

【0019】而して図8Aに示すように、カード1を挿入するとカード前縁が前当て17を押しスライダ18と共に往動せしめる。この往動によりコンタクト9乃至11の接触突部13がコンタクトガイド溝14の底面に弾接しつつ摺動し、図8Bに示すように、往動端の貫通孔15において弾性復元しカード1のパッド2、3、6、7に加圧接触を開始し、図8Cに示すように、カード1及びスライダ18はこの加圧接触開始位置から更に若干量往動されて、パッド2、3、6、7は上記加圧接触状態を保ちながら若干量摺動する。

【0020】同様にカード1を抜去すべくスライダ18を復動すると、コンタクトの接触突部13は上記とは逆の経過をたどり、各パッドは上記各コンタクト9乃至12との加圧接触を保ちながら上記カード挿入時とは逆方向に摺動し、摺動端（カード挿入時における上記加圧接触開始点）にてパッド及びカードから弾力に抗して離間し、再びコンタクトガイド溝14の底面に弾接しつつ

摺動するように制御される。

【0021】而して、本発明においては以上説明したカードとコンタクトの接触構造において、図3に示すように、前記後段信号用パッド3に対する後段信号用コンタクト10の接触位置から同パッド前端縁までの摺動寸法S1と、上記電源用パッド6に対する電源用コンタクト11の接触位置から同パッド前端縁までの摺動寸法S2とを $S1 > S2$ の関係となるように設定したICメモリーカードにおける保護装置を構成したものである。S1 $>$ S2の関係は全ての後段信号用パッド3について成り立つ。

【0022】又上記摺動寸法S2と上記前段信号用パッド2に対する前段信号用コンタクト9の接触位置から同パッド前端縁までの摺動寸法S3とを、 $S2 < S3$ の関係となるように設定したICメモリーカードにおける保護装置を構成したものである。

【0023】上記保護装置はS1、 $S3 > S2$ の関係を有している。上記構成により、カード抜去時には電源用コンタクト11が電源用パッド16から離脱しても、信号用コンタクト9、10が信号用パッド2、3に接触しているため、又カード挿入時には電源用コンタクト11が電源用パッド6に接触する前に、信号用コンタクト9、10が信号用パッド2、3に接触するので、メモリー用ICの制御信号入力パッド2又は3が非活性状態に保たれメモリー用ICの誤動作を防止し、更にIC損傷を未然に防止する。

【0024】即ち、メモリーに電源が供給されている間は、必ず制御信号ピンが接触していることが保証されるので、この制御信号ピンを非活性状態に保つことによりバスライン上でのデータの衝突や、ノイズによって所望でないコマンドが取り込まれる等の現象が完全に防止できるため、誤動作を有効に解消できる。

【0025】又前段と後段の信号用コンタクト9、10とパッド2、3との接触を解除する前に、電源用コンタクト11とパッド6との接触を先行して解除し、これをトリガーとして機器内保護回路を起動しカード内蔵メモリー用ICと情報の保護を図る手段とすることができる。又はこれにより電子機器内情報処理回路の誤動作を適切に防止する手段とする。

【0026】又他例として、図5、図6に示すように、上記後段信号用パッド3に対する後段信号用コンタクト10の接触位置から同パッド前端縁までの摺動寸法S1と、上記電源用パッド6に対する電源用コンタクト11の接触位置から同パッド前端縁までの摺動寸法S2とを、 $S1 > S2$ の関係となるように設定し、又は上記摺動寸法S2と上記前段信号用パッド2に対する前段信号用コンタクト9の接触位置から同パッド前端縁までの摺動寸法S3とを $S2 < S3$ の関係となるようにして、S1、 $S3 > S2$ の関係を設定すると共に、上記カード1の挿抜と連動して開又は閉状態となるメモリー保存用ス

イッチ20を設け、該メモリー保存用スイッチ20を上記電源用パッド6と電源用コンタクト11の接触解除より先行して開又は閉となる関係に配置し、該メモリー保存用スイッチ20の開又は閉の信号をトリガーとしてカード1が挿入された電子機器内の情報処理回路がカードに書き込みされたメモリー情報の保存動作を実行する構成としたICメモリーカードにおける保護装置を構成したものである。

【0027】上記メモリー保存用スイッチ20はカード前縁への当接によって開閉が制御され、カード挿入時にはカード挿入を検出して機器内情報処理回路(CPU)へのアクセス可能な状態を形成するスイッチとして兼用している。

【0028】この例においては、前記図3、図4に示す作用効果を得ながら、ICメモリーカード1を使用中に抜去した場合の、カード内蔵メモリー用ICにおける記録情報が誤消去されたり誤書き込みされる事態を有効に防止することができる。

【0029】

【発明の効果】本発明によれば、ICメモリーカードを電子機器内に挿入し、情報の授受を行なう場合における、カードを挿抜する際のカード内蔵のメモリー用ICの保護、該ICへの誤書き込み又は誤消去が確実に防止され、又カード挿抜時における誤動作が的確に防止できる。

【0030】又上記目的が信号用と電源用パッドと各コンタクトの接触解除タイミングを設定する簡素な構成にて有効に達成でき、高密度配置されたパッドとコンタクトにおける保護装置として極めて有用である。

【図面の簡単な説明】

【図1】本発明の改善対象となるICメモリーカードとコンタクトの接触構造を、カード完挿状態を以て示す概略平面図である。

【図2】同接触構造を、カード抜去過程を以て示す概略平面図である。

【図3】本発明を例示するICメモリーカードとコンタクトの接触構造を、カード完挿状態を以て示す概略平面図である。

【図4】同接触構造を、カード抜去過程を以て示す概略平面図である。

【図5】本発明の他例を示すICメモリーカードとコンタクトの接触構造を、カード完挿状態を以て示す概略平面図である。

【図6】同接触構造を、カード抜去過程を以て示す概略平面図である。

【図7】A、B、CはICメモリーカードとコンタクトの接触動作をカード挿入の進行に従い分説する断面図である。

【図8】A、B、CはICメモリーカードとコンタクトとをスライダを用いて開閉する例をカード挿入動作の

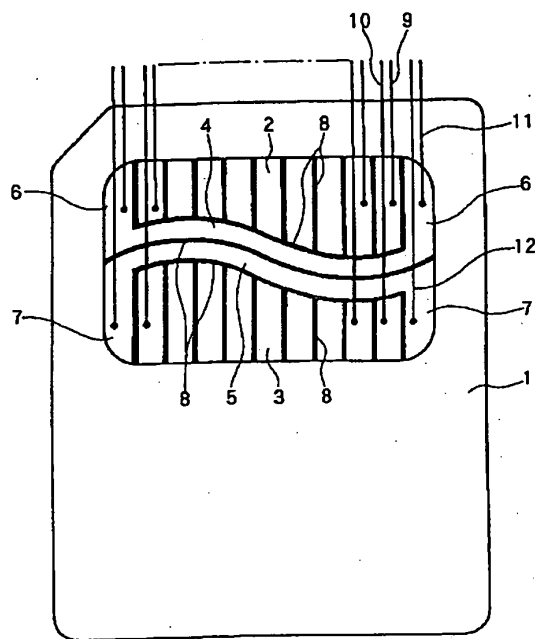
進行に従い分説する断面図である。

【符号の説明】

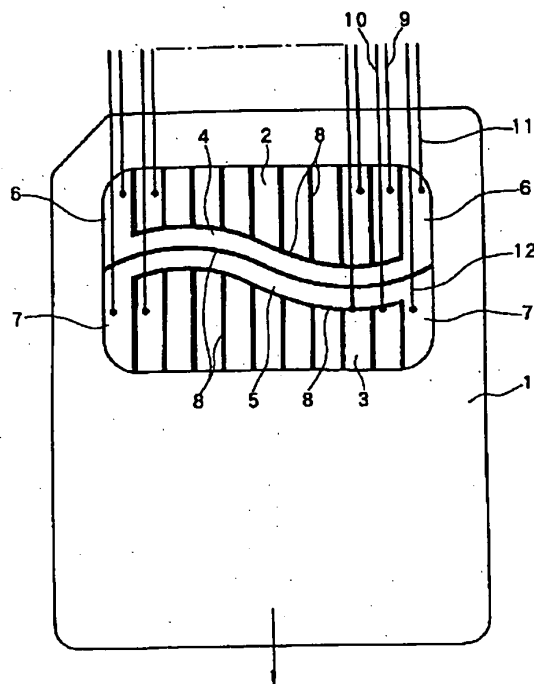
- 1 ICメモリーカード
- 2 前段信号用パッド
- 3 後段信号用パッド
- 4 電源ライン
- 5 接地ライン
- 6 電源用パッド

- 7 接地用パッド
- 8 絶縁ライン
- 9 前段信号用コンタクト
- 10 後段信号用コンタクト
- 11 電源用コンタクト
- 12 接地用コンタクト
- 20 メモリー保存用スイッチ
- S1, S2, S3 開閉タイミングを示す寸法

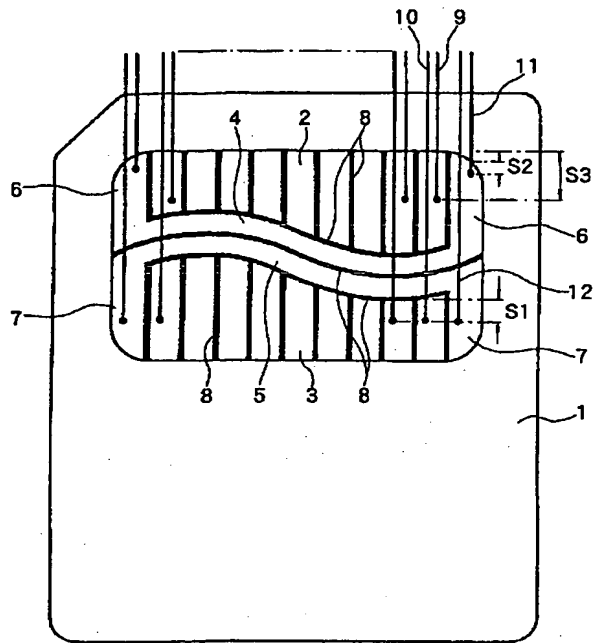
【図1】



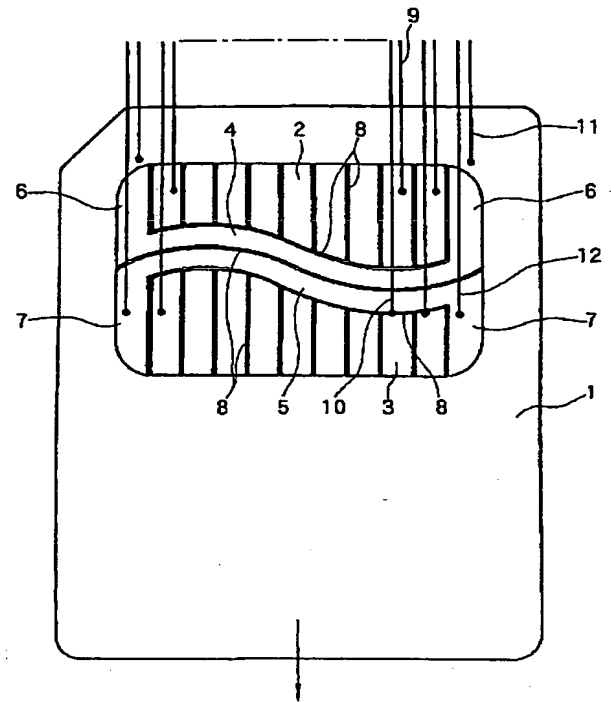
【図2】



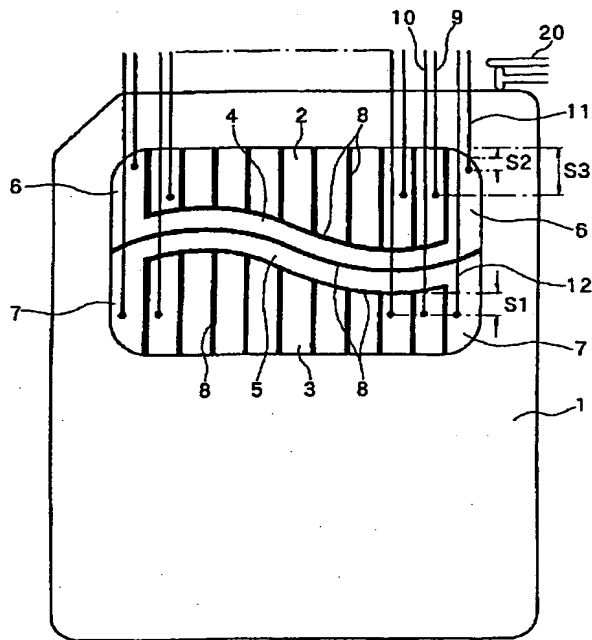
【図3】



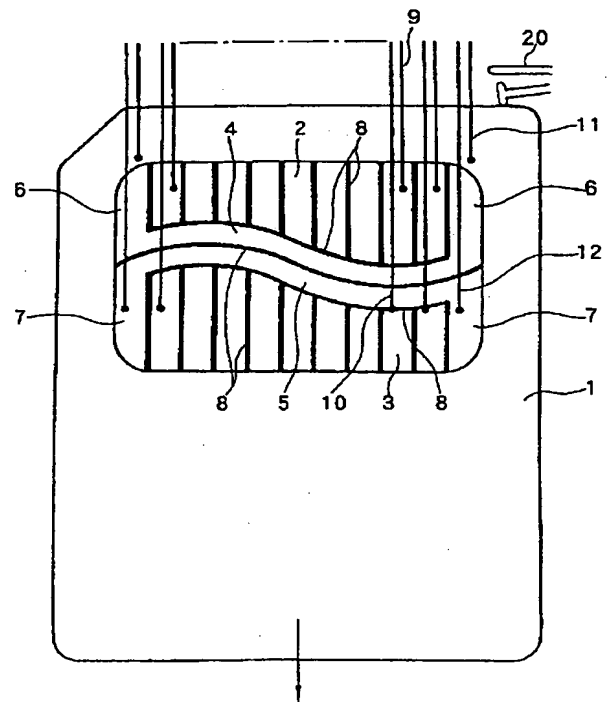
【図4】



【図5】

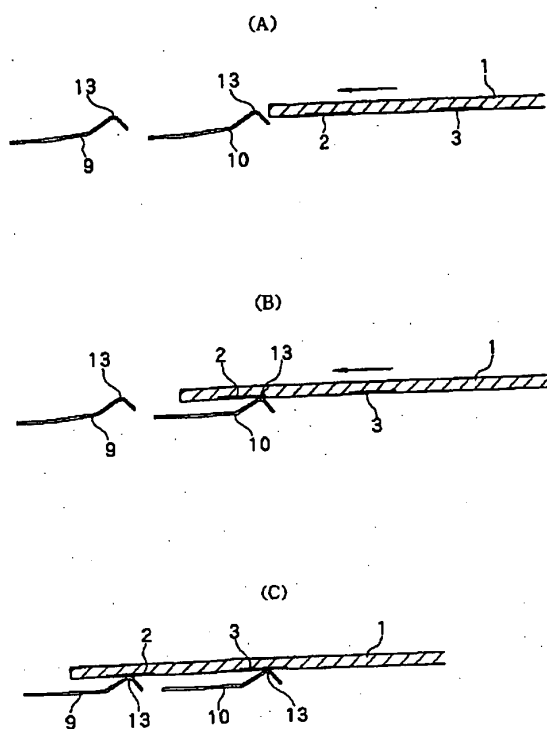


【図6】

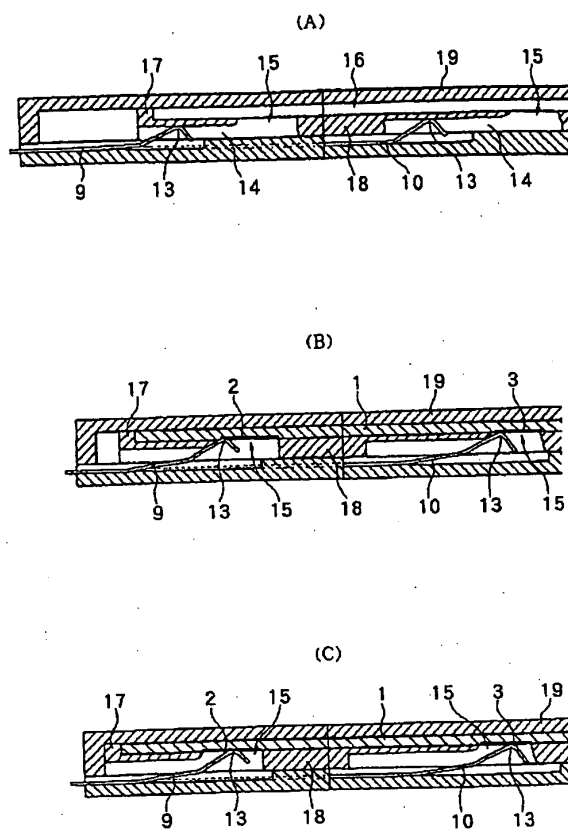




【図7】



【図8】



フロントページの続き

(51)Int.Cl.<sup>6</sup>

H01R 23/68

識別記号 庁内整理番号

FI  
G06K 19/00

技術表示箇所

M

(72)発明者 田中 義幸  
神奈川県横浜市栄区笠間町1000-1 株式  
会社東芝半導体システム技術センター(大  
船分室内)

(72)発明者 西村 武士  
東京都大田区中馬込3丁目28番7号 山一  
電機株式会社内

**THIS PAGE BLANK (USPTO)**